

مسابقات در چهارزمینه زیر با تمرکز بر موضوع داده شده برگزار خواهد شد:

۱- آنالوگ

طراحی یک طبقه گین با مشخصات زیر:

- حداقل گین ۶۰۰
- پهنای باند گین واحد بیشتر از 1GHz
- مقدار ولتاژ مد مشترک 1V در خروجی و مد مشترک rail-to-rail در ورودی
- خازن بار معادل 1pF
- حاشیه فاز گین واحد بیشتر از ۶۰ درجه
- اعمال فیدبک و ساخت گین ۴

۲- دیجیتال

طراحی یک شمارنده ۱۰ بیتی با مشخصات زیر:

- سرعت 500MHz
- بتواند با پله های ۱، ۲، ۴ و ۸ بشمارد. (دو ورودی برای تعیین جهت)
- در دو جهت کاهشی و افزایشی بتواند بشمارد. (یک ورودی برای تعیین جهت شمارش)
- یک ورودی برای توقف شمارش و نگهداشتن داده شمارنده داشته باشد.
- یک ورودی برای ریست کردن شمارنده داشته باشد.

۳- مدارهای فرکانس رادیویی

طراحی یک سنتز کننده فرکانس با مشخصات زیر طراحی کنید:

- رنج فرکانسی ۲۳۰۰ تا ۲۷۰۰ مگاهرتز
- اندازه پله های فرکانسی 1MHz باشد.
- زمان نشست برای 10kHz کنترل از 10us باشد.
- توان خروجی برابر 0dBm.
- انتخاب مرجع بر اساس ساختار.
- Phase noise@10kHz بهتر از -95dBc/Hz باشد.

۴- مبدل داده

طراحی یک مبدل دیجیتال به آنالوگ ۱۰ بیتی با مشخصات زیر:

- سرعت تبدیل 200MHz
- تطابق بین المانها (خازنها، مقاومت هاو یا ترانزیستورها) کمتر از ۸ بیت باشد.
- SFDR>74dB
- INL و DNL به گونه ای باشند که missing code بوجود نیاید.
- ولتاژ و یا جریان مرجع اختیاری است.
- طراحی بافر خروجی برای درایو بار 1pF الزامی است.

قوانین و نحوه برگزاری مسابقه:

- ۱- فایل های مربوط به طراحی بعد از ثبت نام در مسابقه، از طریق ایمیل در اختیار شرکت کنندگان قرار خواهد گرفت.
- ۲- مبنای طراحی در تمامی زمینه ها پروسه TSMC 0.18um CMOS خواهد بود.
- ۳- شرکت کنندگان باید طراحی خود را در قالب یک فایل پاورپوینت به همراه شبیه سازی در محیط cadence virtuoso به داوران ارائه دهند.
- ۴- آخرین مهلت ارائه طراحی ها تا شروع افتتاحیه کنفرانس می باشد.
- ۵- نتایج داوری در مراسم اختتامیه (روز سوم) اعلام خواهد شد.
- ۶- هر شرکت کننده می تواند فقط در یک زمینه برای رقابت ثبت نام نماید.